

17.8.2005

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application:

2004年 8月20日

出願番号  
Application Number:

特願2004-240764

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

JP2004-240764

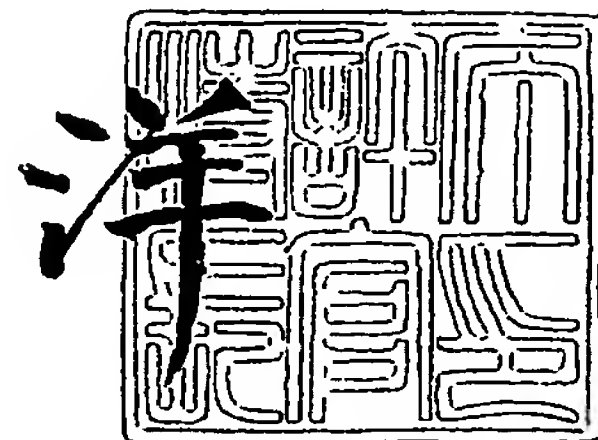
出願人  
Applicant(s):

昭和電工株式会社

2005年 7月 1日

特許庁長官  
Commissioner,  
Japan Patent Office

小川



【書類名】 特許願  
【整理番号】 SDT4263  
【提出日】 平成16年 8月20日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 33/00  
【発明者】  
    【住所又は居所】 千葉県市原市八幡海岸通 5 - 1 昭和電工株式会社内  
    【氏名】 薬師寺 健次  
【特許出願人】  
    【識別番号】 000002004  
    【氏名又は名称】 昭和電工株式会社  
【代理人】  
    【識別番号】 100070378  
    【弁理士】  
    【氏名又は名称】 菊地 精一  
【手数料の表示】  
    【予納台帳番号】 054634  
    【納付金額】 16,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9722913

**【書類名】 特許請求の範囲****【請求項 1】**

基板上に、少なくとも、第 1 の導電型の半導体層と活性層と第 2 の導電型の半導体層を積層する工程と、その後、第 1 の導電型の半導体層を露出する第一の割溝を形成する工程と、第一の割溝上から基板に達する第二の割溝をレーザー光を使用して形成する工程と、第二の割溝に対応する位置で基板側から第三の割溝を形成する工程と、チップ状に切断分離する工程とを含む半導体発光素子の製造方法。

**【請求項 2】**

第三の割溝が第二の割溝よりも広い幅を有することを特徴とする請求項 1 に記載の半導体発光素子の製造方法。

**【請求項 3】**

第三の割溝が第一の割溝よりも広い幅を有することを特徴とする請求項 1 または 2 に記載の半導体発光素子の製造方法。

**【請求項 4】**

第三の割溝を、レーザー光またはダイシングブレードを使用して形成することを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の半導体発光素子の製造方法。

**【請求項 5】**

第三の割溝を、レーザー光およびダイシングブレードを組み合わせて形成することを特徴とする請求項 1 ～ 4 の何れか 1 項に記載の半導体発光素子の製造方法。

**【請求項 6】**

第三の割溝を、レーザー光を 2 回以上照射して形成することを特徴とする請求項 1 ～ 4 の何れか 1 項に記載の半導体発光素子の製造方法。

**【請求項 7】**

第三の割溝を形成する前に、基板を研削あるいは研磨することにより、基板の厚さをエピタキシャル層を含めて 100 ミクロン以下にすることを特徴とする請求項 1 ～ 6 の何れか 1 項に記載の半導体発光素子の製造方法。

**【請求項 8】**

第 1 の導電型の半導体層が n 型半導体層であり、第 2 の導電型の半導体層が p 型半導体層であることを特徴とする請求項 1 ～ 7 の何れか 1 項に記載の半導体発光素子の製造方法。

**【請求項 9】**

基板がサファイア基板であることを特徴とする請求項 1 ～ 8 の何れか 1 項に記載の半導体発光素子の製造方法。

**【請求項 10】**

半導体発光素子が窒化物系半導体発光素子であることを特徴とする請求項 1 ～ 9 の何れか 1 項に記載の半導体発光素子の製造方法。

**【請求項 11】**

半導体発光素子が窒化ガリウム系半導体発光素子であることを特徴とする請求項 1 ～ 10 の何れか 1 項に記載の半導体発光素子の製造方法。

**【請求項 12】**

請求項 1 ～ 11 の何れか 1 項に記載された半導体発光素子の製造方法を用いて製造した半導体発光素子。

【書類名】明細書

【発明の名称】半導体発光素子の製造方法

【技術分野】

【0001】

本発明は、半導体発光素子（LED）の製造方法に関する。さらに詳しくはきれいで滑らかな面を有するように切断分離され、発光チップの光取り出し効率を改善させた高輝度発光素子に関する。

【背景技術】

【0002】

サファイアなどの絶縁性基板に n 型層と活性層と p 型層を積層した窒化物系化合物半導体ウェーハをチップ状に切断して発光素子を製造する際の工程は、例えば特許文献 1 に開示されているように、エッチングにより n 型層を露出させてチップ形状の割溝を形成する工程と、基板を研磨して薄くする工程と、割溝にダイシングソーのダイヤモンドブレードを入れて基板を露出する工程と、さらにスクライバーのダイヤモンド刃でダイシングの跡にスクライプラインを入れる工程と、基板を押し割ることによりチップを得る工程からなっている。また特許文献 2 には、エッチングにより n 型層を露出させてチップ形状の割溝を形成する工程と、基板を研磨して薄くする工程と、割溝にダイシングソーのダイヤモンドブレードを入れて基板を露出する工程と、さらに基板裏面側からダイシング線に対応する位置でスクライバーを使用してスクライプラインを入れる工程と、基板を押し割ることによりチップを得る工程からなっている切断分離工程が開示されている。サファイア基板や窒化物系化合物半導体層が硬くて GaAs や GaP の様に劈開によるチップ分離が困難なため、割れやすくするためにチップ分離前に基板を薄くすることが必要であることと、割るための応力集中部の設置あるいは局所的により薄い場所を形成して所望の位置で割れるようにするためのダイシングあるいはスクライピング加工が必要であることを示している。

【0003】

チップ形状を逆円錐台形状にすることにより光取出し効率が改善できることは古くから知られていて、発光素子の発光領域からチップ側面に入射する光をチップ上部の発光観測面方向に反射させてチップ上面にほぼ垂直に入射させることにより、発光観測面においてチップ内部に再度反射させることなく光を取出すことが出来ることが、例えば非特許文献 1 に開示されている。この技術はサファイア基板を用いた窒化物系化合物半導体ウェーハにおいても応用可能であり、例えば特許文献 3 にフリップチップ型の素子を切断して切り出す際にダイシングによりチップ側面が斜めになるように切断する技術が開示されている。

【0004】

従来の加工装置は、ダイヤモンドブレードを用いたダイシングソーやダイヤモンド刃を用いたスクライバーが使われてきた。近年、レーザー光を用いてチップ切断用の割溝を形成する装置が開発され、例えば特許文献 4 に開示されている。レーザー光は、従来用いられてきたダイシングソーやスクライバーの単なる代替手段として使用可能であるばかりでなく、従来法では出来なかった加工方法を実現できる未知の可能性を秘めた加工技術である。レーザー光のビーム直径や焦点位置、さらにはレーザー出力や照射時間など制御することにより、形成する割溝の幅や深さなどを変える事が出来る。例えば、その一つとして、特許文献 5 にレーザー光照射面とは反対側の面に割溝を形成する技術が開示されている。さらに特許文献 6 では、基板上に n 型 GaN 層と発光層と p 型 GaN 層を積層させた発光素子用の GaN エピタキシャルウェーハの p 型層と発光層の一部をエッチングにより除去して n 型層を露出させてチップ形状の割溝を形成する工程と、基板を研磨して薄くする工程と、割溝の上からレーザー光を照射して基板を露出する割溝を形成する工程と、基板を押し割ることによりチップを得る工程を開示している。窒化物系化合物半導体と基板として一般的に用いられている SiC やサファイアはダイヤモンドに匹敵するほど硬い物質なのでダイシングソーやスクライバーを用いた加工には高度な技術と長い加工時間が必要



であった。レーザー光を使うと従来の加工装置よりも狭く深い割溝を短時間に形成可能であるので、従来法では困難であった加工工程が実現できるようになった。

【特許文献 1】 特開平 0 5 - 3 4 3 7 4 2

【特許文献 2】 特開平 1 1 - 3 5 4 8 4 1

【特許文献 3】 特開平 0 6 - 2 4 4 4 5 8

【特許文献 4】 U S P 6 , 4 1 3 , 8 3 9

【特許文献 5】 特開平 1 1 - 1 6 3 4 0 3

【特許文献 6】 特願 2 0 0 4 - 2 6 7 6 6

【非特許文献 1】 ジャーナルオブアプライドフィジックス第 3 5 巻 1 9 6 4 年 1 1 5 3 ページ

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 5】

レーザー加工装置を使用すると従来のダイシングソーやスクライバーと比べて深く安定した形状の割溝を入れる事が出来る。チップ分離する際にサファイア基板を割溝の底部に応力集中させて押し割るところは従来法と同じであるが、割溝の形状が安定しているために基板破断部分であるチップ端面も従来法と比べてきれいな滑らかな面形状に切断分離出来る。しかし、レーザー加工装置を用いると従来法よりも L E D チップの発光輝度が低下する。輝度低下の原因として二つ考えられる。一つはレーザー加工時の熱がエピタキシャル層を変質させてしまう問題、今ひとつは、チップ端面が滑らかになるためにチップ端面における光取出し効率が従来法よりも低下していることである。従来法ではきれいな割溝形状が得られないために破断面も乱れていてチップ端面に不規則な凹凸が自然についていたが、レーザー法では割溝をきれいで安定した形状にすることが出来るので破断面も滑らかな面形状に仕上がる。発光領域からチップ端面に入射した光はチップ内部に反射して戻ってしまいやすくなり、チップ端面における光取出し効率が悪化する。これを加工上の第一の課題と称する。

【0 0 0 6】

従来の加工法でも発生し、レーザー法でも発生する加工上の第二の課題がある。レーザー法により深い割溝を形成しても、チップ破断時の応力のかけ方によっては基板断面方向にきれいに割れないことがある。すなわち、チップ端面が湾曲することがある。

【0 0 0 7】

本発明は、第一の課題である滑らかな面であっても発光光を有効に取出せるようにすることと、第二の課題である破断時にチップ端面が曲がることなく割ることを同時に解決しようとしたものである。

【課題を解決するための手段】

【0 0 0 8】

本発明者は上記課題を解決すべく鋭意努力検討した結果本発明に到達した。すなわち本発明は以下の通りである。

(1) 基板上に、少なくとも、第 1 の導電型の半導体層と活性層と第 2 の導電型の半導体層を積層する工程と、その後、第 1 の導電型の半導体層を露出する第一の割溝を形成する工程と、第一の割溝上から基板に達する第二の割溝をレーザー光を使用して形成する工程と、第二の割溝に対応する位置で基板側から第三の割溝を形成する工程と、チップ状に切断分離する工程とを含む半導体発光素子の製造方法。

(2) 第三の割溝が第二の割溝よりも広い幅を有することを特徴とする上記 (1) に記載の半導体発光素子の製造方法。

(3) 第三の割溝が第一の割溝よりも広い幅を有することを特徴とする上記 (1) または (2) に記載の半導体発光素子の製造方法。

(4) 第三の割溝を、レーザー光またはダイシングブレードを使用して形成することを特徴とする上記 (1) ~ (3) のいずれか 1 項に記載の半導体発光素子の製造方法。

(5) 第三の割溝を、レーザー光およびダイシングブレードを組み合わせ形成すること

を特徴とする上記(1)～(4)の何れか1項に記載の半導体発光素子の製造方法。

(6) 第三の割溝を、レーザー光を2回以上照射して形成することを特徴とする上記(1)～(4)の何れか1項に記載の半導体発光素子の製造方法。

(7) 第三の割溝を形成する前に、基板を研削あるいは研磨することにより、基板の厚さをエピタキシャル層を含めて100ミクロン以下にすることを特徴とする上記(1)～(6)の何れか1項に記載の半導体発光素子の製造方法。

(8) 第1の導電型の半導体層がn型半導体層であり、第2の導電型の半導体層がp型半導体層であることを特徴とする上記(1)～(7)の何れか1項に記載の半導体発光素子の製造方法。

(9) 基板がサファイア基板であることを特徴とする上記(1)～(8)の何れか1項に記載の半導体発光素子の製造方法。

(10) 半導体発光素子が窒化物系半導体発光素子であることを特徴とする上記(1)～(9)の何れか1項に記載の半導体発光素子の製造方法。

(11) 半導体発光素子が窒化ガリウム系半導体発光素子であることを特徴とする上記(1)～(10)の何れか1項に記載の半導体発光素子の製造方法。

(12) 上記(1)～(11)の何れか1項に記載された半導体発光素子の製造方法を用いて製造した半導体発光素子。

#### 【発明の効果】

##### 【0009】

本発明を用いることにより、外観形状がきれいで安定したチップであって、その破断面も滑らかで発光面に対してほぼ垂直にまっすぐに切断されていて、チップ裏面あるいはチップ外周部からの光取り出し効率がいい半導体発光素子を得ることが可能になる。

#### 【発明を実施するための最良の形態】

##### 【0010】

以下図面を参考にして説明する。

本発明の製造方法における半導体層は、図2に示すように、少なくとも第1の導電型の半導体層2と発光層3(活性層)と第2の導電型の半導体層4を有する。このほかにコンタクト層、バッファ層などの層を有していてもよい。これらは例えばサファイア基板にMOCVDなどの方法によって積層される。

この半導体層にエッチング装置とフォトリソグラフ装置を用いて第1の導電型の半導体層(図2ではn型)を露出する幅がW1の第一の割溝40を形成する。割溝の深さは第1の導電型の半導体層が現れるところから第1の半導体層の3/4程度までが好ましい。このとき同時にn型電極形成面を形成してもよい。第2の導電型の半導体層(図2ではp型)には蒸着装置とフォトリソグラフ装置を使用してp型電極5を形成する。n型半導体層にはn型電極を形成する。

##### 【0011】

次に、第一の割溝上から基板1に達する幅W2の第二の割溝50をレーザー光を使用して形成する。この割溝50の深さは20 $\mu$ m～50 $\mu$ m程度が望ましい。第二の割溝は第一の割溝より狭い幅に形成され、これにより第二の割溝を形成するレーザー加工が発光層とp型層(第2の導電型の半導体層)にダメージを与えることを防止する。特に発光層にレーザー光が直接照射されないので発光層に及ぼす影響はほとんどない。レーザー加工に先立って半導体層にレーザー加工時に発生するゴミを直接付着させないためにレジストなどの保護膜を形成して第一の割溝の上からレーザー光を照射してW1より狭く、基板に達する第二の割溝を形成してもよい。

##### 【0012】

また、半導体層側から基板を露出する深い第二の割溝を形成することにより、チップ端面を再現性よく安定した形状に仕上げる事が出来る。これにより、工業製品としての見栄えがよくなるだけでなく、チップ端面から出射する光の強度分布を再現性よく安定させることが可能になる。

基板を露出する第二の割溝を入れるとエピタキシャル層を分断することになるのでウェ



ーハの反りが改善する。

ウェーハの反りが改善すると基板裏面の研磨研削が容易となり取代も面内均一となる。研磨後のウェーハの反りも抑制できるので次に述べる第三の割溝をレーザー光で入れる場合の焦点位置変動を抑制できる。これは第三の割溝の形状を安定させる効果がある。

#### 【0013】

次に、基板の裏面側から第二の割溝に対応する位置にレーザー加工装置あるいはダイシングソーを使用して幅が $W_2$ よりも広い第三の割溝 $W_3$ を形成する(図3)。レーザー加工に先立ってレジストなどの保護膜を形成した場合は、この段階で除去するとよい。次にブレーカーで個々のチップに切断分離する。ブレーカーで基板に応力をかけると、第二の割溝と第三の割溝の底部に応力が集中するので、破断は第二あるいは第三のいずれかの割溝底から入って他方の割溝底の方向に進行する。こうすることによりチップ破断形状をきれいに再現性よく揃えることが出来る。また、第三の割溝のV字状溝の壁面がチップ端面に対して傾斜していること、あるいはU字状溝の場合は、チップ端面に対して段差ができることにより、その部分から光を新たに取出すことが出来るので、光の外部取出し効率が改善する。

#### 【0014】

光の外部取出し効率の面から、第三の割溝の幅は第二の割溝よりも幅が広い方が好ましく、第一の割溝よりも広い方がより好ましい。第三の割溝の深さは、割溝の幅の四分の一から四分の三程度がよく、五分の二から五分の三程度がより好ましい。第三の割溝を形成する方法は、従来のダイシング法でもよいが、加工速度やダイシングブレードのメンテナンスなどを考慮した実質的な稼働時間を考慮するとレーザー加工装置を使用する方が好ましい。レーザー加工装置では、チップの品種などの都合により第三の割溝の形状を頻繁に変えることも出来る。レーザー加工装置で幅広の割溝を半導体層にダメージを与えないようにして形成するには、レーザー光の焦点を基板から離れたところに結ばせる必要がある。焦点を基板から離していくと割溝の幅は広がっていき深さも浅くなってくる。焦点をもっと離していくと割溝の形状はブロードなV字状となり、さらに離すとU字型になる。そしてこれよりさらに離すとW字状に変化してくる。形状の変化の度合いは使用するレーザー光の光学系や出力によって変わる。W字状になると割溝の底部の応力集中部が一箇所でなくなるので基板分離が不安定になりまっすぐに割れない原因となる。第三の割溝を幅が広く深さが深い割溝にするには、例えばW字状になる割溝をレーザー光で予め形成しておいて続いてダイシング装置を使用して形状補正のダイシング加工をする方法、あるいはW字状の割溝の底部に再度レーザー光を照射する方法が好ましい。

第三の割溝をダイシング装置だけで形成するとレーザー加工装置を使用するよりも多大の時間を要するが、予めレーザー光で形成してダイシング加工で形状を整形する程度の追加加工を行なうようにするとダイシング取代を少なくできるのでダイシング装置を使用した加工時間を短縮できる。第三の割溝形状を厳密に制御する必要がある場合にも、この加工方法は有効である。割溝形状を厳密に制御する必要がないなどの場合は、W字状の底部にレーザー光を再照射することにより幅が広いV字状の割溝形状にすることも出来る。低コストで製造する場合に有効である。所望の形状を得るためにレーザー照射をさらに繰り返してもよい。

#### 【0015】

基板を研磨研削して厚さをエピタキシャル層を含めて100ミクロン以下に薄くすると基板分離がさらに容易となり好ましい。基板研磨した後に半導体層側から入れた第二の割溝に対応する位置に基板側から第三の割溝を第一の割溝あるいは第二の割溝よりも広い幅で入れることにより、基板裏面側にも弱い部分を形成することが出来るので破断時にチップ端面が途中で湾曲してしまうのを防ぐことができる。さらに、第三の割溝の形状がチップ分離後に、あたかも基板の角部を面取りしたように形作られているので、その部分からの光取出し効率が改善する。

第二の割溝形成工程を基板研磨前に実施すると、基板が厚いので反りが少なくレーザー加工時のレーザー光の焦点位置変動が少なく安定した割溝形状を得ることが出来る。さら

に、第二の割溝は基板を露出するのでエピタキシャル層を分断することになり、割溝形成後の基板の反りを抑制する効果がある。こうしておくことで基板研磨研削時に無理な応力をかける必要がなくなるので、研磨研削工程中の割れや欠けなどの発生を抑制でき、安定した研磨研削が可能となる。基板厚さをウェーハ面内均一にすることが出来るので第三の割溝面から出射する光の量が安定する。チップ端面の湾曲切断を抑制するには基板厚さを薄くする方がいい。基板の裏面を研磨研削したウェーハの厚さは100ミクロン以下が好ましいが、第二の割溝から第三の割溝への切断面を再現性よく得るには80ミクロン以下あるいは60ミクロン以下などなるべく薄くする方がいい。ただし、あまり薄くなると反りが大きくなってきてしまい、第三の割溝を入れる障害になるばかりでなく再現性のよい切断が出来なくなる。

#### 【実施例】

##### 【0016】

以下、実施例で具体的に説明するが本発明は実施例に限定されるものではない。

##### (実施例1)

窒化物系化合物半導体からなる青色発光素子を以下のとおり作製した。

サファイア基板上にAlN層を介してアンドープGaNからなる厚さ4 $\mu$ mの下地層、Geドープ（濃度 $1 \times 10^{19} / \text{cm}^3$ ）GaNからなる厚さ2 $\mu$ mのn側コンタクト層、Siドープ（濃度 $1 \times 10^{18} / \text{cm}^3$ ）In<sub>0.1</sub>Ga<sub>0.9</sub>Nからなる厚さ12.5nmのn側クラッド層、GaNからなる厚さ16nmの障壁層とIn<sub>0.2</sub>Ga<sub>0.8</sub>Nからなる厚さ2.5nmの井戸層を交互に5回積層させた後、最後に障壁層を設けた多重量子井戸構造の発光層、Mgドープ（濃度 $1 \times 10^{20} / \text{cm}^3$ ）Al<sub>0.07</sub>Ga<sub>0.93</sub>Nからなる厚さ2.5nmのp側クラッド層およびMgドープ（濃度 $8 \times 10^{19} / \text{cm}^3$ ）Al<sub>0.02</sub>Ga<sub>0.98</sub>Nからなる厚さ0.16 $\mu$ mのp側コンタクト層を順次積層して窒化物系化合物半導体積層構造を形成した。

##### 【0017】

この窒化物系化合物半導体積層構造のp側コンタクト層上の所定の位置に公知のフォトリソグラフィ技術およびリフトオフ技術を用いて、p側コンタクト層側から順にPtおよびAuを積層した構造を持つ透光性の正極を形成した。続いて、公知のフォトリソグラフィ技術を用い、半導体側からAu/Ti/Al/Ti/Au層構造よりなる正極ボンディング用パッドを形成した。

次に、図1に示したようなピッチが350 $\mu$ m、幅が18 $\mu$ mのチップ形状になるように公知のフォトリソグラフィ技術および反応性イオンエッチング技術によりn型層を露出するエッチングを行い、深さが1 $\mu$ mの第一の割溝を形成した。同時に、図1に示したように、n側電極形成面30を半円状にエッチングして形成した。続いて、このn側電極形成面にCr/Ti/Au三層構造のn側電極を形成した。

この様にして得られた窒化物系化合物半導体ウェーハを切断工程に流した。まず、レーザー加工時に窒化物系化合物半導体層に切断時の汚れが付着しないようにするために前記ウェーハの半導体層側の表面に水溶性のレジストをスピンコーターで表面全体に均一に塗布し、乾燥させて厚さ0.2 $\mu$ mの保護膜を形成した。

##### 【0018】

次に前記ウェーハのサファイア基板側にUVテープを貼りつけた後、パルスレーザー加工機のステージ上に真空チャックで固定した。ステージはX軸（左右）およびY軸（前後）方向に移動することができ、回転可能な構造となっている。真空チャックに固定した後、レーザーの焦点が保護膜表面に結ばれるようにレーザー光学系を調整して、図2に示したように第一の割溝の上からレーザーを照射してX軸方向に深さ25 $\mu$ m幅10 $\mu$ mの割溝を350 $\mu$ m間隔で第二の割溝50を第一の割溝の底部に形成し、サファイア基板を露出した。第二の割溝の先端は基板内に20 $\mu$ m入っている。このとき、割溝の断面形状はV字状とした。さらに、ステージを90度回転させて、Y軸方向に同様にして第二の割溝を形成した。割溝形成後、真空チャックを解放し、前記ウェーハをステージから剥ぎ取った。



次に、前記ウェハーを洗浄機のステージに設置し、前記ウェハーを回転させつつ、半導体層側の表面にシャワー水を流すことによって、前記保護膜を除去した。

次に、前記ウェハーのサファイア基板背面側をラッピングおよびポリッシングすることで、厚さがエピタキシャル層を含めて  $80\mu\text{m}$  となるように薄板化した。また、ポリッシングでは基板背面を鏡面均一とし、容易にサファイア基板背面から第二の割溝を確認できるようにした。

#### 【0019】

次に前記ウェハーの窒化物系化合物半導体層側に新たなUVテープを貼りつけて、パルスレーザー加工機のステージ上に真空チャックで再度固定した。レーザーの焦点を基板より上方に結ばれるようにレーザー光学系を調整して、基板に対して第二の割溝の反対側の位置に図3に示したように深さ  $15\mu\text{m}$  幅  $13\mu\text{m}$  の第三の割溝60をX軸方向に形成し、さらにステージを90度回転させて、Y軸方向に第三の割溝を同様に形成した。割溝形成後、真空チャックを解放し、ウェハーをステージから剥ぎ取り、流水で洗浄した。得られた窒化物系化合物半導体発光素子ウェハーの表面には目視検査で汚れは全く観察されなかった。このウェハーをサファイア基板側から押し割って分離することにより、 $350\mu\text{m}$  角のチップを多数得た。チップ断面を目視観察したところ、断面は第二の割溝のV字状の先端部から第三の割溝内にかけてチップの主面にほぼ垂直な形で鏡面ではないものの滑らかな面になっており、第三の割溝は基板周囲を面取りしたような形状になっていた。外形不良の無いものを取り出したところ、歩留まりは90%であった。ベアチップマウントした状態の積分球測定において、この発光素子は電流  $20\text{mA}$  で  $4.9\sim 5.1\text{mW}$  の発光出力を示した。

#### 【0020】

##### (比較例1)

第三の割溝を形成しないことを除いて、実施例1と同様にチップ状の窒化物系化合物半導体発光素子を作製した。チップ断面を目視観察したところ、断面は鏡面ではないものの表面は滑らかで、ほとんどのチップが第二の割溝のV字状の先端部から窒化物系化合物半導体層を積層した主面に対してほぼ垂直に割れていたが、基板側の主面に対してはほぼ垂直になっているチップもあるものの図4に示したように垂直に切断出来ないものもあり形状としては不安定であった。基板側の主面に対してほぼ垂直な断面になっていて外形不良のないものを取り出したところ、歩留まりは50%であった。ベアチップマウントした状態の積分球測定において、この発光素子は電流  $20\text{mA}$  での発光出力は  $4.4\sim 4.6\text{mW}$  であった。基板側の主面に対してほぼ垂直な断面になっていないチップであってその他の外形不良のないものをベアチップマウントして積分球測定を行なってみた。電流  $20\text{mA}$  での発光出力は  $4.6\sim 5.2\text{mW}$  であった。基板側が斜めに割れることで光取出し効率が改善したものと思われる。割れ方が不規則であったので発光出力もばらついていた。

#### 【0021】

##### (実施例2)

第三の割溝を幅  $20\mu\text{m}$  深さ  $30\mu\text{m}$  とするようにレーザー加工に続いてダイシング加工を行なったことを除いて、実施例1と同様にチップ状の窒化物系化合物半導体発光素子を作製した。第三の割溝を形成する際にレーザー光の焦点位置を基板から  $30\mu\text{m}$  ほど離してレーザー照射した。レーザー光照射後の第三の割溝の形状は幅が  $20\mu\text{m}$  で深さが  $15\mu\text{m}$  であった。続いて図5に示したように刃先がV字状でブレード幅が  $20\mu\text{m}$  のダイヤモンドブレードを用いてレーザー加工による第三の割溝の形状を補正した。補正後の第三の割溝は幅が  $20\mu\text{m}$  で深さが  $30\mu\text{m}$  であった。このウェハーを分割してチップを得た。チップ端面は、基板側の主面に対してほぼ垂直になっていた。外形不良のないものを取り出したところ、歩留まりは90%であった。ベアチップマウントした状態の積分球測定において、この発光素子は電流  $20\text{mA}$  で  $4.9\sim 5.3\text{mW}$  の発光出力を示した。

#### 【0022】

##### (実施例3)

第三の割溝を幅  $20\mu\text{m}$  深さ  $30\mu\text{m}$  とするように二段階のレーザー加工を行なったこ

とを除いて、実施例 1 と同様にチップ状の窒化物系化合物半導体発光素子を作製した。第一段階のレーザー加工は、レーザー光の焦点位置を基板から  $30\text{ }\mu\text{m}$  ほど離してレーザー照射した。レーザー光照射後の第三の割溝の形状は幅が  $20\text{ }\mu\text{m}$  で深さが  $15\text{ }\mu\text{m}$  で、割溝底部の中央付近が盛り上がった W 字状になっていた。W 字状の中央付近に焦点をあわせて第二段階のレーザー光照射を行なった。出来上がった第三の割溝は幅が  $20\text{ }\mu\text{m}$  で深さが  $35\text{ }\mu\text{m}$  で、割溝形状は実施例 2 のダイシング加工で得た割溝と比較すると若干いびつではあるが、ほぼ V 字状になっていた。このウェーハを分割してチップを得た。破断されたチップ端面は、基板側の主面に対してほぼ垂直になっていた。外形不良のないものを取り出したところ、歩留まりは 90% であった。ベアチップマウントした状態の積分球測定において、この発光素子は電流  $20\text{ mA}$  で  $4.9\sim 5.4\text{ mW}$  の発光出力を示した。

【産業上の利用可能性】

【0023】

本発明の半導体発光素子は光取り出し効率がよく、サファイア基板を用いた窒化ガリウム系化合物発光素子や SiC 基板を用いた窒化ガリウム系化合物発光素子あるいはその他 III-V 族化合物半導体発光素子に利用できる。また蛍光体あるいはこれらの発光素子を組み合わせることにより高輝度の白色光とすることが出来る。

【図面の簡単な説明】

【0024】

【図 1】 基板上の半導体層に割溝及び電極を形成した状態の平面図である。

【図 2】 基板上の半導体層に第一及び第二の割溝を設けた状態の断面図である。

【図 3】 図 2 における基板の裏面に第三の割溝を設けた状態の断面図である。

【図 4】 第三の割溝を有しない比較例のチップの分離面を表す断面図である。

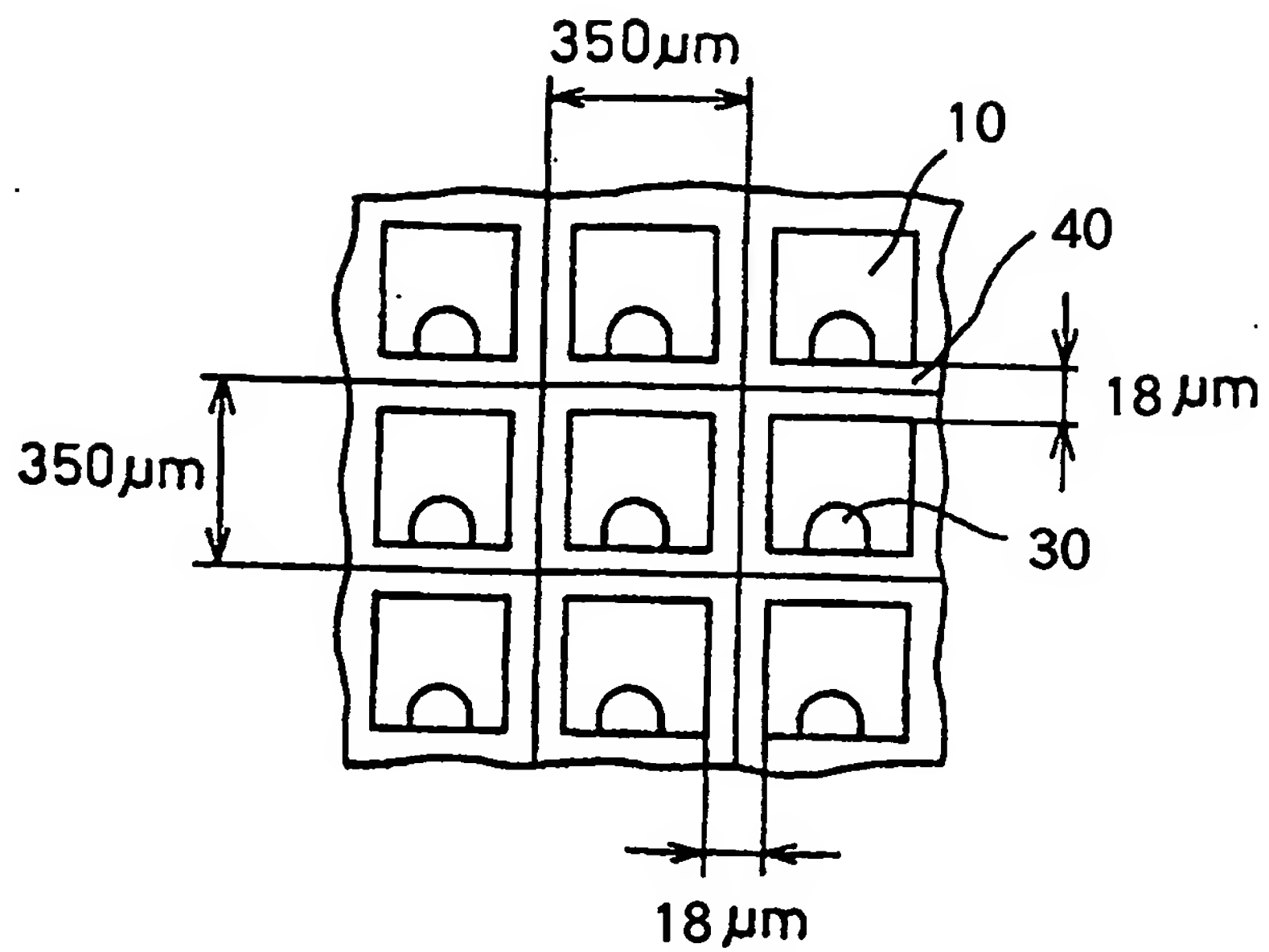
【図 5】 W 字状の第三の割溝とこれを形状修正するダイシングブレードの断面図である。

【符号の説明】

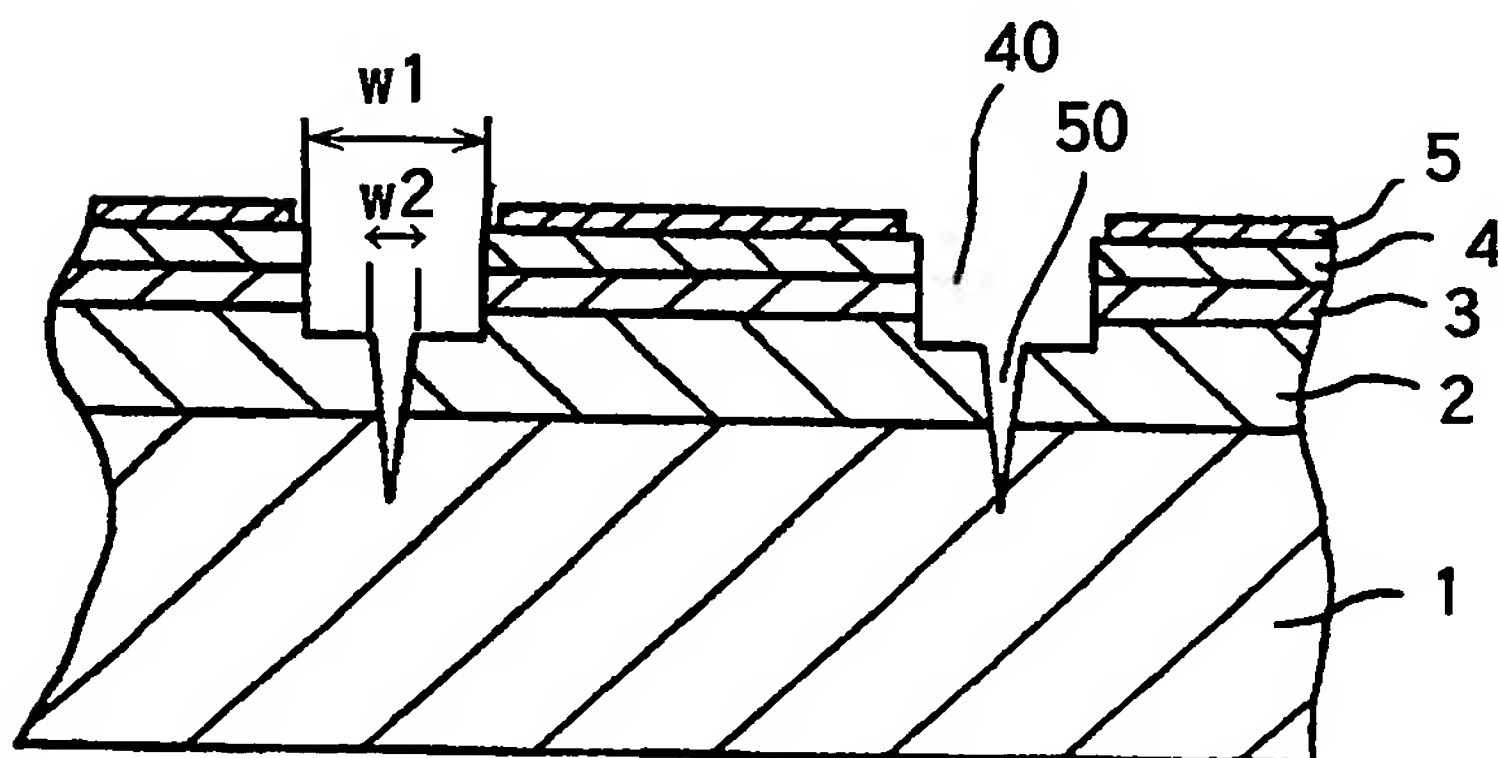
【0025】

- 1 基板
- 2 n 型半導体層
- 3 活性層
- 4 p 型半導体層
- 5 p 型電極
- 10 チップ
- 30 n 側電極形成面
- 40 第一の割溝
- 50 第二の割溝
- 60 第三の割溝
- 70 ダイシングブレード

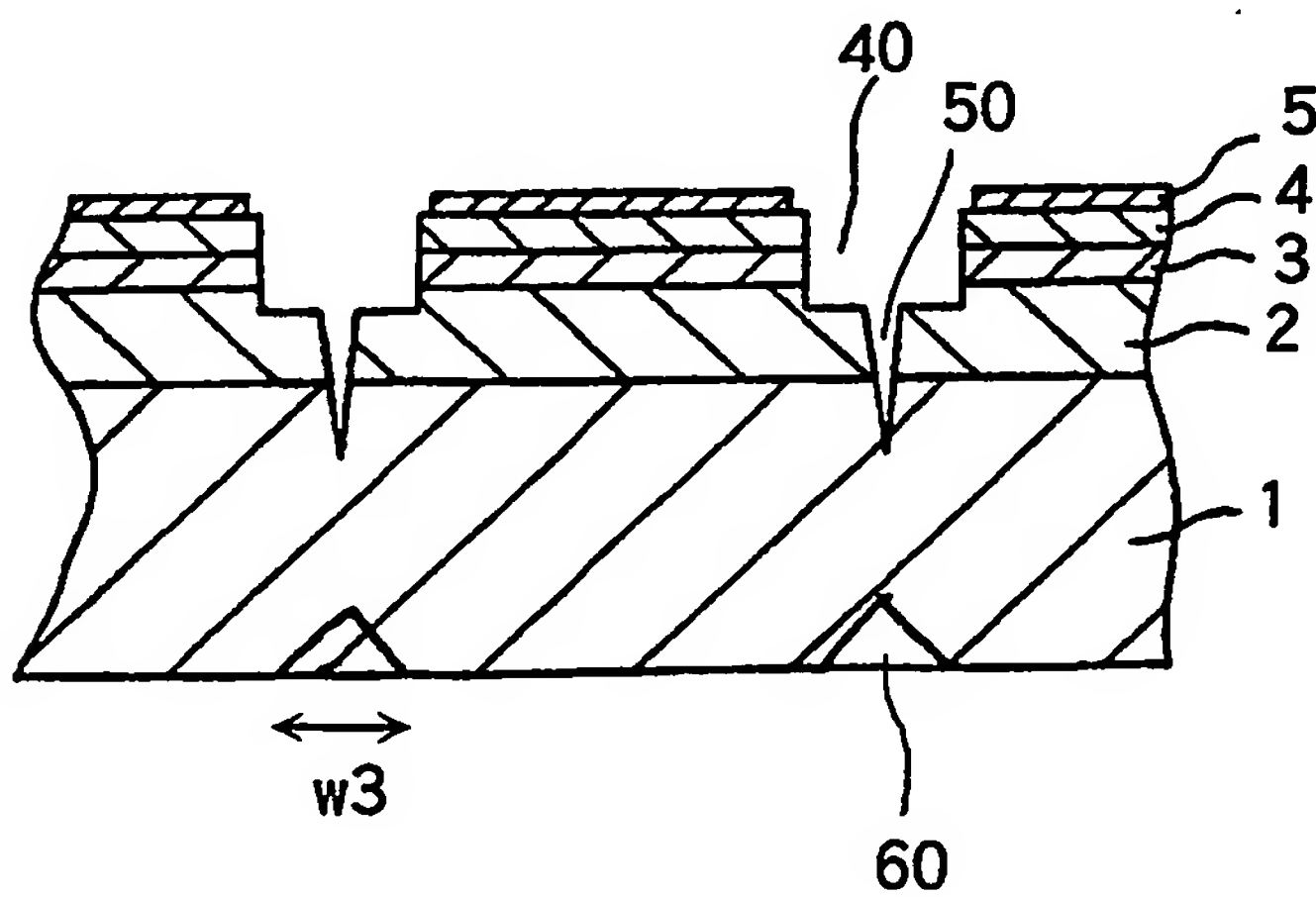
【書類名】 図面  
【図 1】



【図 2】

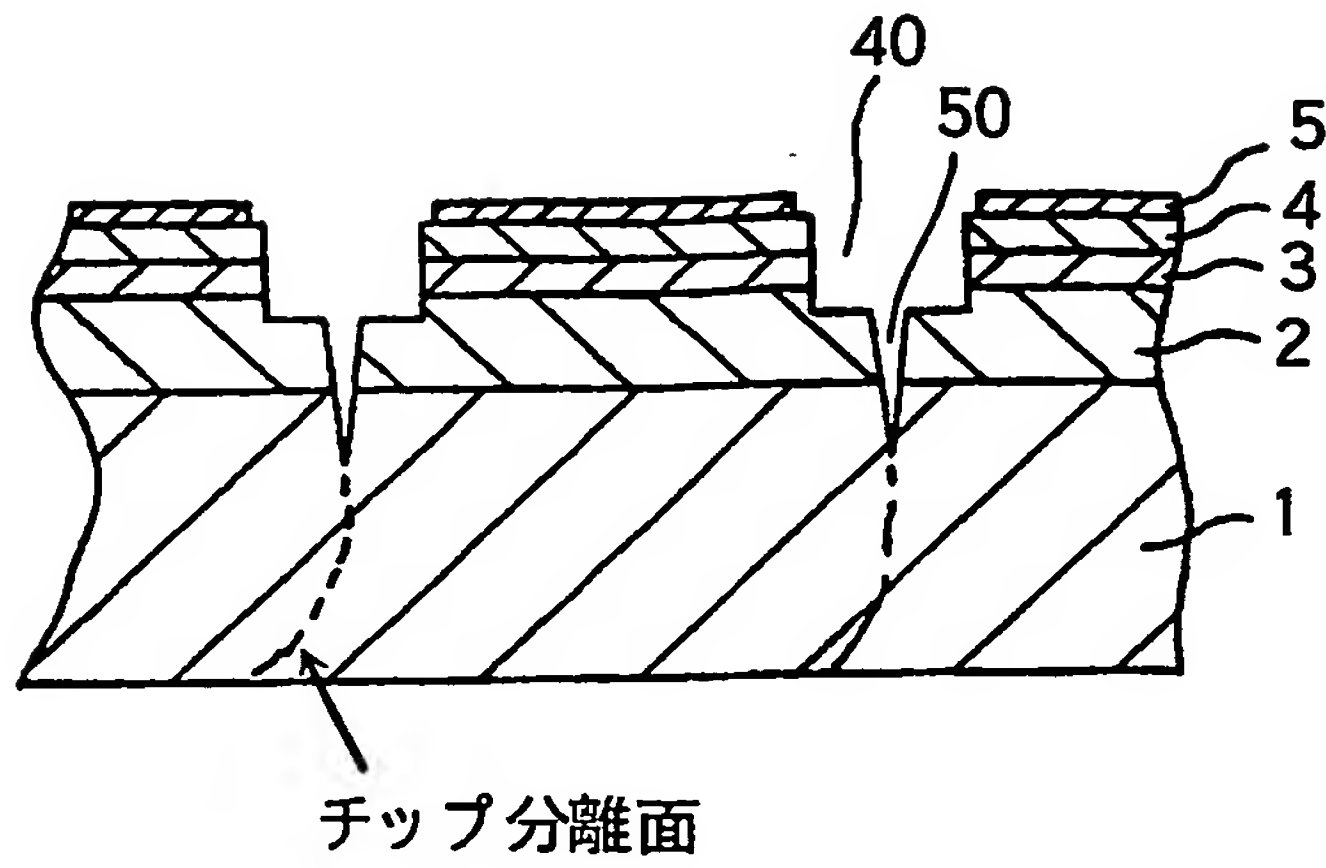


【図 3】

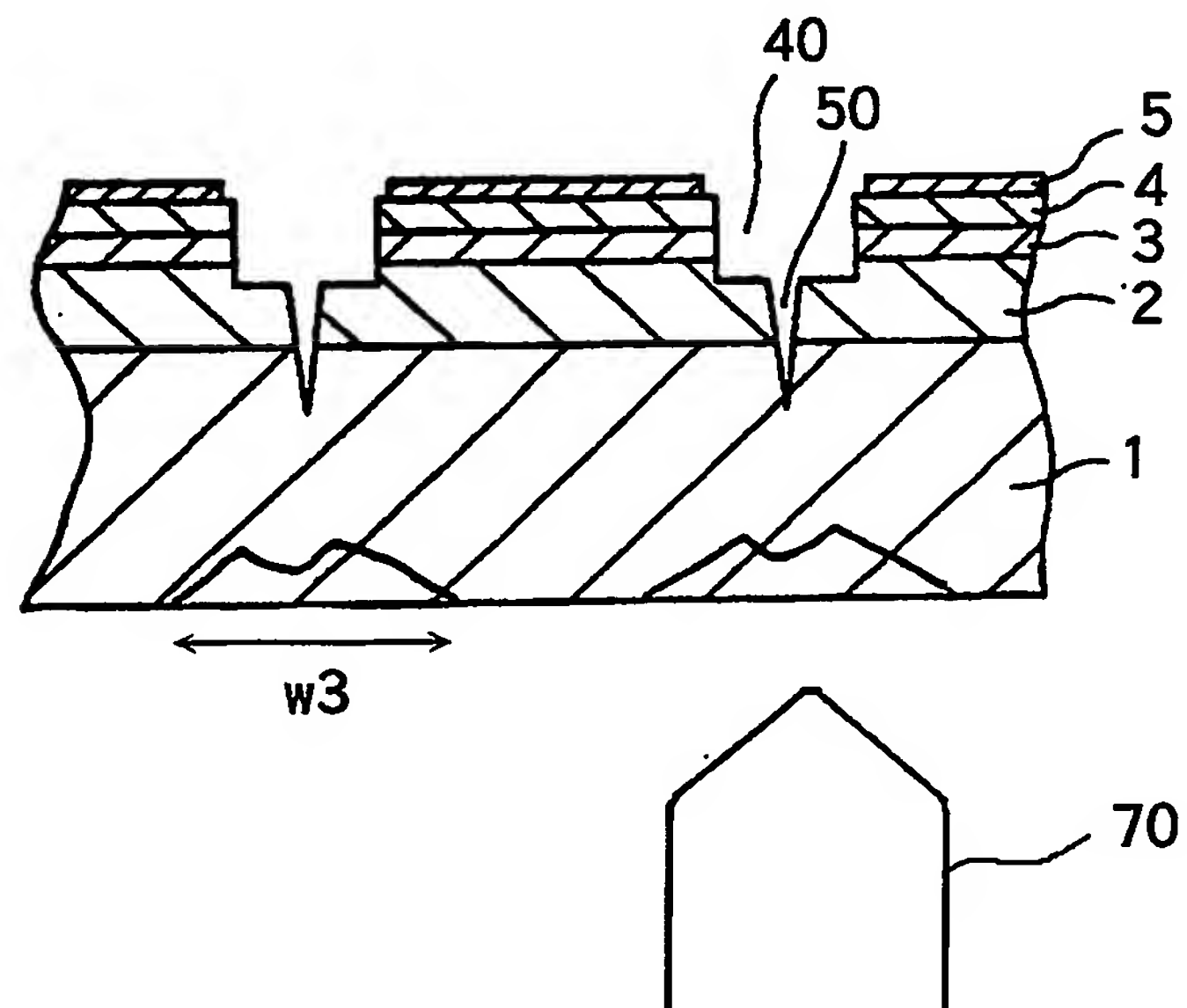




【図 4】



【図 5】



## 【書類名】 要約書

## 【要約】

【課題】 半導体チップ端面が滑らかな面であっても発光光を有効に取り出せること及びチップ端面が曲がることなく半導体層を切断すること。

【解決手段】 基板上に、少なくとも、第1の導電型の半導体層と活性層と第2の導電型の半導体層を積層する。その後、第1の導電型の半導体層を露出する第一の割溝を形成し、さらに第一の割溝上から基板に達する第二の割溝をレーザー光を使用して形成する。次いで第二の割溝に対応する位置で基板側から第三の割溝を形成する。最後にチップ状に切断分離する半導体発光素子の製造方法である。

【選択図】 図3

特願 2 0 0 4 - 2 4 0 7 6 4

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 0 0 4 ]

1. 変更年月日

1 9 9 0 年 8 月 2 7 日

[変更理由]

新規登録

住 所

東京都港区芝大門 1 丁目 1 3 番 9 号

氏 名

昭和電工株式会社



# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/015308

International filing date: 17 August 2005 (17.08.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-240764  
Filing date: 20 August 2004 (20.08.2004)

Date of receipt at the International Bureau: 09 September 2005 (09.09.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse